多层 CT用数据采集系统的设计与测试

马 鑫 郭 宏

(北京航空航天大学 自动化科学与电气工程学院, 北京 100191)

摘 要: 提出了一种多通道、高密度、高精度数据采集系统的设计方案. 采用基于现场可编程逻辑门阵列(FPGA, Field Programmable Gate Arrays)内嵌软核的体系结构, 实现了多通道数据的缓冲、格式转换、乒乓读写等流水操作, 解决了多层 CT(Computed Tomography)有限扫描时间内数据量大、时序要求严格和数据传输精确性要求高的问题; 同时利用高精度电压源和精密电阻模拟了前端输入, 设计了基于 PXI(PCI eXtensions for Instrumentation)总线的虚拟仪器, 精确测试了设计系统的性能且未额外引入噪声. 方案已成功应用于多层 CT 中, 同时也为数据采集提供一种借鉴.

关 键 词: 数据采集; 现场可编程逻辑门阵列; 数据处理; 测试

中图分类号: TP 274.2

文献标识码: A 文章编号: 1001-5965(2008)07-0794-04

Design of multi-slice CT data acquisition system and its measurement

Ma Xin Guo Hong

(School of Automation Science and Electrical Engineering, Beijing University of Aeronautics and Astronautics, Beijing 100191, China)

Abstract A multi-channel, high density and precision real-time DAS(data acquisition system) design approach was presented. It based on the embedded soft core structure, and the real-time signal processing pipeline of multi-channel data buffer, format conversion, coding transmission and ping-pang operation were realized, the problem of more quantities of data, more strict timing sequence and precision of data transmission of multi-slice CT(computed tomography) in limited scan time were solved. Meanwhile, the high precise voltage source and the sensitive registers were used to simulate the input current of DAS. The virtual instrumentation based on PXI(PCI extensions for instrumentation) bus technology was put forward to test the performance of designed DAS, without extra noise involved. The approach has been applied in multi-slice CT, it can also act as an example for data acquisition system reference.

Key words data acquisition; field programmable gate arrays; data handling; measurements

计算机断层成像(CT, Computed Tomography)是现代医疗手段的革命性成果之一, 在临床医学中有着广泛的应用. 其中数据采集系统(DAS, Data Acquisition System)是 CT 的一个重要组成部分, 它完成模数信号的转换、数据的处理和传输. DAS转换的数据是后续图像重建的来源和依据, DAS的精确性和可靠性直接影响 CT成像的质量. 文献[1]以单片机为核心控制数据的采集及处理, 但由于单片机本身的指令周期以及处理速度的影响, 对于多通道、多个 A/D 组成的阵列进行控制以及数据处理, 普通单片机往往很难甚至达不到要求.

近年来, 可编程逻辑器件的发展使得可编程片上系统(SOPC, System On a Programmable Chip)成为数据采集领域的一种趋势[2-3]. 特别是现场可编程逻辑门阵列(FPGA, Field Programmable Gate Arrays)具有集成度高、功耗低、编程配置灵活、开发周期短、系统简单且较易移植等优势. 因此, 本文基于 FPGA 内嵌 Nios II软核的技术, 将采集控制、缓冲、处理、传输控制于一个芯片内, 实现

收稿日期: 2007-06-20

基金项目: 新世纪优秀人才支持计划资助项目(NCET-04-0163)

作者简介: 马 鑫(1981-), 男, 山东临朐人, 硕士生, Xinmachine.Ma@ge.com.

了对时序有严格要求的多通道高速数据采集系统. 与采用分离元件搭建电路的传统模式相比, 本文设计的数据采集系统在处理速度、成本、可靠性、开发周期和扩展能力等方面具有明显的优势, 特别适合医疗器械设计周期短、升级频繁的特点.

1　数据采集系统的总体设计

在多层 CT中, DAS的数据量将比单层 CT成数十倍增加, 在硬件上体现为数据采集板卡数和数据采集通道数的增加. 在 4层以上 CT中, DAS将集成数十块数据采集板卡, 每块板卡将处理数千通道的数据. 有限的 DAS空间要求每块板卡的空间减小, 故如何在有限的空间内实现模拟前端的布线且能保证电磁抗干扰性和信号完整性, 这些都是在系统硬件设计中应统筹考虑的.

本文体系结构采用 FPGA内嵌 Nios II处理器和 CAN控制器软核, 同以往的 ARM + FPGA + CAN收发器的硬件结构对比来看, 节省出了硬件 CPU和 CAN控制器的体积, 利于模拟通道的布线和散热. 将原来芯片间互连改为现在的片内互连, 有利于缩小印制电路板的尺寸并节约成本, 同时也提高了信号完整性. 体积的减小也为机械强度提供了保障. 另外, 在物理接口方面采用低压差分信号 (LVDS, Low Voltage Differential Signaling)串行接口, 取代了原来的并口, 将连接头的数量和体积大大减小. LVDS是一种电流源驱动、低电压摆幅的差分信号技术, 具有功耗和噪声低、传输速率高、成本低廉和终端适配简单的优势[4]. 同时本文的 LVDS线路在印制电路板设计时注意了器件紧邻接口、差分信号线基本等长等要求, 并采用了外带磁环的双绞线作为传输媒质, 屏蔽效果良好.

综上所述, 软核的嵌入及其 LVDS接口的应用, 在硬件设计上保证了系统的空间利用率集成度很高, 机械强度和信号完整性得到了保证. 同时也为系统的通风散热提供了理想的空间.

2　数据传输及后处理的 FPGA实现

针对系统高速、多通道、实时性要求高、数据量大的特点, 本文中 FPGA对数据处理和传输采用了串并转换、乒乓操作、流水线控制的方法来灵活处理, 保证了系统的严格时序要求. FPGA内部数据处理和转换的控制结构见图 1.

2 1　串并转换

DAS前端的模拟输入经 A/D芯片转换后, 每帧数据串行输入给 FPGA. 由于数据采集芯片分辨率为 20bit, 在微秒级的扫描时间内, FPGA前端

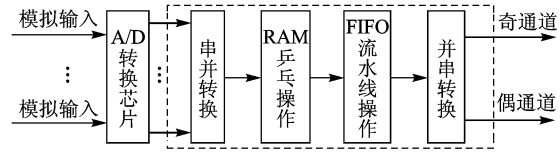


图 1　FPGA内部数据处理和转换的控制结构简图

接受的输入数据流的速率将会达到约 180Mbit/s, 从系统资源分配来看, 数据处理模块的处理速度极限是 120Mbit/s, 处理极限与系统要求形成了矛盾. 直接处理看来是不可能完成的, 如何处理来完成系统高实时性的要求, 便成为 FPGA设计的关键点之一.

如图 2, 本文复制了 3个处理速度 60Mbit/s的数据处理模块, 先将数据进行串并转换, 再利用 3个模块并行地处理分配数据, 最后将结果并串转换交给后级, 完成数据处理速率要求. 从整个数据处理模块两端看, 数据处理速率是 180Mbit/s, 但在 FPGA内部来看, 每个子模块处理数据的速度是 60Mbit/s, 整个系统的吞吐量的保证依赖于 3个子模块的并行处理完成. 本质是通过面积的消耗提高了系统的工作效率和数据吞吐率.

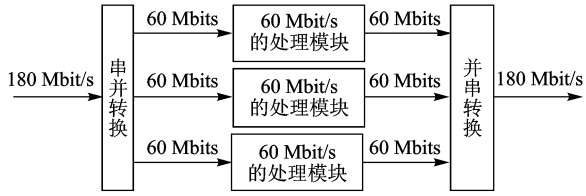


图 2　串并转换-并行处理

2 2　双口 RAM的乒乓操作

乒乓操作通常用于时序要求比较高、需要不间断操作的数据处理场合[5]. 乒乓操作的本质是按节拍、相互配合的流水式处理数据, 完成数据的无缝缓冲与处理.

本文采用的数据缓存模块是双口 RAM, 双口 RAM后引入了一级数据预处理模块, 对一帧 DAS数据进行加操作和按照查找表排序. 如图 3所示, 从端口 A的输入数据流速率为 180Mbit/s, 在第 1个缓冲周期 1ms内, 通过 2选 1选择单元选通双口 RAM1, 数据通过 B1到达双口 RAM1的速率也是 180Mbit/s, 在 1ms内, 双口 RAM1要写入 0.18Mbit数据; 同理双口 RAM2在第 2个 10μs内

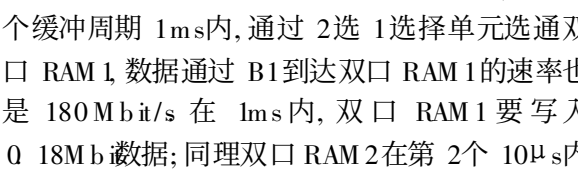


图 3　乒乓操作示意图

被选通,通过 B2被写入 0.18Mbit数据.周而复始,在第 3个 1ms数据流又切换到双口 RAM1,双口 RAM1被写入 0.18Mbit数据.

通过上述过程分析,到第 3个缓冲周期时,留给双口 RAM1读取数据并送到数据预处理模块 1的时间是 2ms.通过双口 RAM的乒乓操作,所要求的数据处理速率仅仅为输入数据速率的 1/2,没有超过数据处理的极限,后续数据预处理模块的时序压力得到了减轻,缓存模块的读写能够顺利完成而未发生读写冲突和数据混叠.

2.3 FIFO缓存的流水线操作

流水线操作主要用于异步时钟域的同步.本文中经过查找表排序的数据写入时钟是 50MHz,而数据读出时钟是 40MHz,显然是存在异步时钟域的数据操作,且为前级操作时间小于后级的操作时间,需要对前级的输出数据进行适当缓存,才能汇入后级.本文采用了 FIFO来对前级数据进行缓冲.为防止后级数据的溢出,本文选取了 5帧数据量大小的 FIFO,同时对 FIFO进行了乒乓操作,实现了节拍的匹配.篇幅所限,此处不再赘述.

综上所述,通过串并转换、乒乓操作、流水线控制等灵活有效的 FPGA接口处理方法,系统用合理的资源分配实现了高效稳定的流水线结构,其数据处理周期可达 480μs,小于系统的最小扫描时间 540μs的要求.

3 测试系统的设计

3.1 基于 PXI总线技术测试平台的建立

本文基于 PXI(PCI eXtensions for Instrumentation)总线技术和虚拟仪器技术搭建了测试平台.测试系统的硬件电路根据模块化设计思想,并兼顾接口电路的通用性和良好的扩展性;同时,将与 PXI平台各板卡的接口电路独立开来,使得 PXI虚拟仪器接口平台适用于其它场合的应用,进一步拓展了接口电路的适用范围[6].测试系统的总体设计如图 4所示.

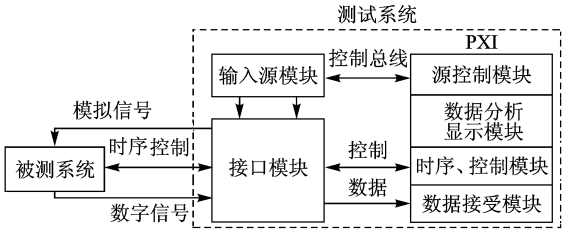


图 4 测试系统的总体设计

3.2 精密电压源的选择

由于被测系统的输入要求是多通道、高稳定性、低温飘和高精度(pA~μA级)微弱电流信号的转换,因此,本文测试系统采用了精密电压源与精密电阻串联的方式.根据 $I=U/R$,输入的电流 I 受到电压 U 和电阻 R 的影响.

电压源选择业界最高精度之一的 $7_{1/2}$直流电压源 KH523.同时为了检测和校准分辨率为 $7_{1/2}$的直流电压源,本文选择分辨率更高的测量仪器 Agilent公司分辨率为 $8_{1/2}$的数字万用表 3458A.由于 KH523的分辨率低于 3458A的分辨率,因此,对于测试系统来说,直流电压的输出值并不是真实的值,万用表的测量值才可置信.为了输出测试系统设定的电压,可以通过 KH523输出值和 3458A测量值的比较,动态调整直流电压表的输出.高精度电压源和数字万用表的选择可以保证电压源满足测试要求.

3.3 精密电阻的选择

根据 $R=U/I$,电阻的选择不仅要考虑被测系统对电流的要求,同时还应该基于直流电压源 KH523的特性,以最大限度的利用电压表的线性实现最小误差的电压输出.电阻的选择主要从阻值、精度、稳定性、温度系数等几个方面的因素进行了考虑,最后选择的电阻是 Caddock公司的 TF系列低温度系数、超精密电阻.其主要性能参数如下:阻值为 100MΩ;精确度为 ±0.01%;长期稳定性达 0.01%/1000h;温度系数小于 1.5×10^{-5}/℃;封装为轴向直插式.

3.4 测试系统的软件设计

测试系统软件是整个测试系统的决策和管理中心,所有的硬件都是在软件编程控制的方式下工作.软件系统利用 NI公司的 LabVIEW 8.2开发环境,实现了软硬件驱动的兼容;同时,LabVIEW提供了大量的 VI子程序,减轻了软件开发的难度;采用模块化和开放式的设计思想,有利于系统的扩展和维护.测试系统软件按功能来分,主要由以下模块组成(软件的功能框图如图 5所示):初始化模块用于对板卡配置及初始化自检;查询模块用于对被测系统版本信息、支持通道和采样芯片的查询、状态查询、通信、错误检测和清除处理等操作;配置模块用于实现数据格式、触发频率选择和设置、设备复位、自检等;校准模块主要指内部和外部线性校准、增益校准和偏置补偿校准等;测试模块主要指被测系统根据测试模块的设置参数进行不同指标测试数据的转换和传输;采集接收模块主要把采集的串行数据按照通道的对应关系保存在文件中以备数据处理和分析;分析处理模块主要根据测试模块的设置要求读取的相应数据,按照一定的算法进行数据处理;存储显示模块

用于显示和保存分析的结果; 错误诊断模块主要指软件系统错误机制的调整和决断.

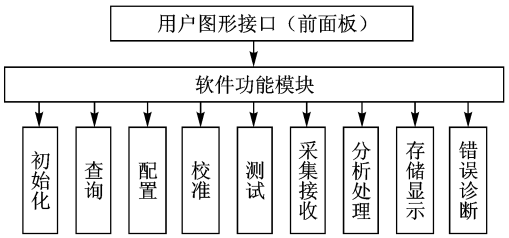


图 5　测试系统软件的功能框图

4实验验证及测试结果

根据被测系统的工作原理和应用, 确立了以下的测试指标来衡量其性能, 主要包括输入偏置电压、输入漏电流、电子噪声、线性度等. 由于篇幅有限, 本文仅列出噪声水平和偏置 DAS数的测试条件及结果. 测试条件如下: 室温条件下, 空气对流, 相对湿度 > 60%; 直流电压源与被测系统的连接为端接方式; 采样频率为 1 kHz

4 1　噪声水平测试

为测试 DAS系统噪声水平, 进行了 500次试验, 图 6是所有通道噪声分布曲线, 测量结果的噪声范围均在 5~ 15最小单位之间, 均方差在2. 5~ 5之间, 噪声水平满足被测系统的指标要求.

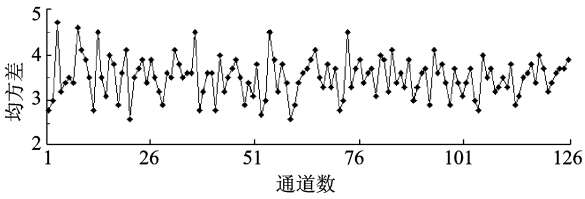


图 6　所有通道的噪声水平 (500次实验)

4 2　偏置 DAS数测试

图 7是偏置输入状态下重复试验 500次、第 3通道的偏置 DAS数分布曲线, 平均值为834 12, 均方差为 6 3, 其他通道的偏置输出与此通道相近, 满足被测系统性能指标要求.

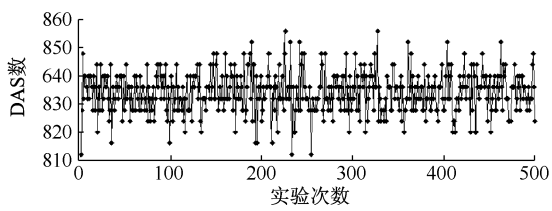


图 7　第 3通道的偏置 DAS数输出 (500次实验)

4 3　实际 CT系统的扫描结果

将本文研发的新型 DAS集成到多层 CT中去, 在 1. 5 s扫描条件下对水模进行扫描和图像重建, 得到的图像如图 8所示. 从结果来看, 水模图像的分辨率、噪声等指标都达到了令人满意的结果, 系统设计满足要求.

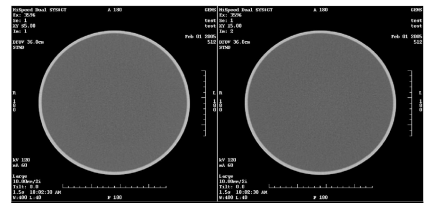


图 8　水模的成像结果 (1 5 s扫描)

5 结　论

针对多层 CT数据量大、通道数多、时序要求严格的特点, 本文采用 FPGA内嵌 Nios II及 CAN软核的方式, 硬件设计以 FPGA为核心, 充分利用 SOPC系统可灵活定制的优势, 简化了电路结构, 缩短了设计周期, 减轻了处理器运算负担. 数据后处理及传输控制采用了 FPGA的串并转换、乒乓操作等流水线处理, 满足了传输速率和时序的严格要求. 为精确分析 DAS系统的性能指标, 本文利用高精度电压源和精密敏感电阻模拟了系统的前端输入, 并基于 PXI总线技术和虚拟仪器技术搭建了测试平台. 测试结果和实际的 CT扫描图像表明, 本文设计的多层 CT数据采集系统完全满足高密度、高精度、大数据量的要求. 本方案已成功应用于某医疗集团多层 CT中, 并实现了产品化.

参考文献 (**References**)

[1] Edward McConnell. Method of the data acquisition [J]. Electronic Product World, 1995, 6(9): 34- 38

[2] 崔俊杰, 郭宏. 基于 FPGA的实时数据采集与远程传输系统的设计 [J]. 数据采集与处理, 2005, 20(3): 366- 370
Cui Junjie, Guo Hong. Design of a real-time data acquisition and remote transmission system based on FPGA [J]. Journal of Data Acquisition & Processing, 2005, 20(3): 366- 370 (in Chinese)

[3] 林长清, 孙胜利. 基于 FPGA的多路高速数据采集系统 [J]. 电测与仪表, 2005, 42(5): 52- 54
Lin Changqing, Sun Shengli. Multi-channel high speed data acquisition system based on FPGA [J]. Electrical Measurement & Instrumentation, 2005, 42(5): 52- 54 (in Chinese)

[4] 赵忠文, 曾峦, 熊伟. LVDS技术分析和应用设计 [J]. 指挥技术学院学报, 2001, 12(6): 90- 93
Zhao Zhongwen, Zeng Luan, Xiong Wei. Analysis and application of LVDS [J]. Journal of Institute of Command and Technology, 2001, 12(6): 90- 93(in Chinese)

[5] 吴继华, 王诚. Altera FPGA /CPLD设计 [M]. 高级篇. 北京: 人民邮电出版社, 2005: 2- 24
Wu Jihua, Wang Cheng. The design of Altera FPGA /CPLD [M]. High Level. Beijing: Posts& Telecom Process, 2005: 2- 24 (in Chinese)

[6] 杨霞, 蒋书波, 程明霄, 等. 基于 PXI和 LabVIEW的远程数据采集系统 [J]. 工业仪表与自动化装置, 2006, 32(2): 52- 54
Yang Xia, Jiang Shubo, Cheng Mingxiao, et al. A data acquisition and remote transmission system based on PXI bus and LabVIEW [J]. Industrial Instrumentation & Automation, 2006, 32 (2): 52- 54 (in Chinese)

(责任编辑: 赵海容)