PCB 材料与电源/地层谐振阻抗关系

苏东林 王晓晓

(北京航空航天大学 电子信息工程学院, 北京 100083)

摘 要: 为降低多层高速 PCB(Printed Circuit Board)电源/地谐振阻抗,根据平行平面腔体谐振模型理论推导出 PCB 电源/地谐振阻抗、谐振频率、谐振品质因数与构成 PCB 板的导体材料和绝缘材料的电磁参数的之间的函数关系式,并根据此关系式得出了从 PCB 材料选取角度减小电源/地谐振阻抗的两种途径,即采用高磁导率、低电导率的导体材料代替普通导体材料;采用高介电常数和损耗正切的平面间绝缘体材料. 随后 PCB 电源/地平行平面结构的全波仿真结果证实了这两种途径的有效性.

关 键 词: PCB; 谐振阻抗; 电源/地平行平面结构; 平行平面腔体谐振模型; 电源完整性; 同时转换噪声

中图分类号: TM 131.4+1; TN 41

文献标识码: A **文 章 编 号**: 1001-5965(2007)05-0568-04

Relationship between PCB material and power/ground impedance

Su Donglin Wang Xiaoxiao

(School of Electronics and Information Engineering, Beijing University of Aeronautics and Astronautics, Beijing 100083, China)

Abstract: To mitigate PCB(printed circuit board)power/ground impedance, which is a great negative influential factor to signal and power integrity of high-speed multilayer PCB , the relation functions among PCB power/ground resonant impedance, resonant frequency, resonant quality factor and the electromagnetic parameters of power/ground planes structure were deducted based on cavity resonant model. According to the deductions above, two main ways to reduce PCB power/ground resonant impedance from the aspect of selecting conductive and insulating materials whose electromagnetic parameters are more helpful to reduce power/ground impedance were developed. These two ways include using conductive material with high permeability and low conductivity and adopting insulating material with high permittivity and loss tangent. The latter full-wave simulation results prove the effectiveness these two ways.

Key words: PCB; resonant impedance; power/ground parallel planes structure; parallel planes cavity resonant model; power integrity; simultaneous switching noise

高速印制电路板电路中电源/地平行平面以及夹在其间的绝缘材料构成了一个谐振腔体,在此腔体的谐振频点上电源/地平面结构的两点间传输阻抗和单点输入阻抗将远远高于非谐振频点时的阻抗. 在当今推行芯片低电压、高电流、芯片的工作频率越来越接近电源/地层谐振频率的趋势下,电源/地平面间的高谐振阻抗势必对整个印制电路板系统带来更大的危害. 添加去耦电容是一种通常被使用的降低谐振阻抗的方法,但是随着频率的升高,寄生电感将会逐渐削弱它的作用. 为抑制寄生电感效应,"嵌入式"电容的概念在文献[1]中给出. 文献[2]中,PCB(Printed Circuit Board)板周围被涂覆了一层耗散边界以达到抑制阻抗峰值的目的. 文献[3]中,对绝缘层、电源/地层、电路组件添加额外损耗来减小电源/地结构的谐振品质因数. 电源/地平面通常用 PEEC(Par-

收稿日期: 2006-07-06

作者简介: 苏东林(1960—),女,北京人,教授,sdl@buaa.edu.cn.

tial Element Equivalent Circuit)等效电路[4]来描述,这个等效电路的重要组成部分是平面间电感和过孔电感.但 PCB 各层厚度的不断减小和过孔密度的增加使平面间电感和过孔电感急剧下降,所以 PCB 电源/地层不再适合用 PEEC 等效电路来描述.取而代之的是以腔体谐振模型为依据的等效电路.本文在文献[5]的基础上推导出谐振阻抗、谐振频率、谐振品质因数与腔体各组成部分电磁参数的关系式,并根据上述关系式得出从 PCB 电源/地层结构材料方面降低电源/地谐振阻抗和谐振品质因数的途径,并通过全波仿真得到验证.

1　基于腔体谐振模型谐振阻抗分析

图 1 描述了电源/地平面结构及其参数.它由两个相互平行的平面(上平面为电源层,下平面为地层)和夹在其中的绝缘材料构成,其中平面尺寸为 $a\times b$,绝缘层厚度为 h.假定 h 远小于 a,b 和讨论所关心的最高频率电磁波波长 λ,即可以认为图 1 结构是一个 z 方向电压恒定的 TM_z 波谐振腔.两个端口分别位于 (x_i,y_i) 和 (x_j,y_j),端口尺寸分别为 $\Delta x_i\times\Delta y_i$,$\Delta x_j\times\Delta y_j$,文献[5－6]中已得到两端口间的传输阻抗为

$$Z_{ij}=\mathrm{j}\omega\mu h\sum_{m=0}^{\infty}\sum_{n=0}^{\infty}\frac{\chi_{mn}^2}{ab(k_{xm}^2+k_{yn}^2+\gamma^2)}\cdot\cos(k_{xm}x_i)\cos(k_{yn}y_i)\mathrm{sinc}(k_{xm}\frac{\Delta x_i}{2})\cdot\mathrm{sinc}(k_{yn}\frac{\Delta y_i}{2})\cos(k_{xm}x_j)\cos(k_{yn}y_j)\cdot\mathrm{sinc}(k_{yn}\frac{\Delta x_j}{2})\mathrm{sinc}(k_{yn}\frac{\Delta y_j}{2}) \tag{1}$$

其中,$k_{xm}=\mathrm{m}\pi/a$;$k_{yn}=\mathrm{n}\pi/b$.

$$\chi_{mn}=\begin{cases}1 & m=n=0\\ 2 & m=0\text{ 或 }n=0\\ 4 & m\neq 0\text{ 或 }n\neq 0\end{cases}$$

(m,n 为 TM_z 模式的模数)

γ 为平行平面结构的传输常数

$$\gamma=\mathrm{j}\omega\sqrt{\mu_\mathrm{d}\varepsilon_\mathrm{d}}\sqrt{\left[1-\mathrm{j}\frac{2Z_\mathrm{s}}{\omega\mu_\mathrm{d}h}\right]\cdot\left[1-\mathrm{j}\tan\delta\right]} \tag{2}$$

式中,Z_s 为电源/地平面导体的表面电阻;μ_d,ε_d 为平行平面间绝缘体的磁导率和介电常数;$\tan\delta$ 为平行平面间绝缘体的损耗正切.在高频情况下,假

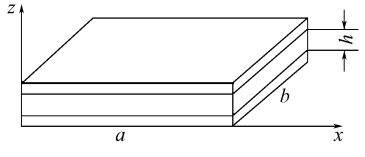


图 1　电源/地平行平面结构

设平行平面金属导体厚度 d 远大于趋肤深度,有

$$Z_\mathrm{s}=(1+\mathrm{j})\sqrt{\frac{\pi f\mu_\mathrm{c}}{\sigma_\mathrm{c}}}=R_\mathrm{s}+\mathrm{j}X_\mathrm{s} \tag{3}$$

式中,μ_c 和 σ_c 分别代表平行平面导体的磁导率和电导率,R_s,X_s 分别为表面电阻 Z_s 的实部和虚部,将式(2)和式(3)代入式(1)整理可得

$$Z_{ij}=\sum_{m=0}^{\infty}\sum_{n=0}^{\infty}\frac{1}{\frac{1}{\mathrm{j}\omega L_{mn}}+\mathrm{j}\omega C_{mn}+\frac{1}{R_{mn}}} \tag{4}$$

$$Z_{mn}=\frac{1}{\frac{1}{\mathrm{j}\omega L_{mn}}+\mathrm{j}\omega C_{mn}+\frac{1}{R_{mn}}} \tag{5}$$

其中

$$C_{mn}=\frac{ab\varepsilon_\mathrm{d}\left(1+\frac{2X_\mathrm{s}}{\omega\mu_\mathrm{d}h}-\frac{2R_\mathrm{s}}{\omega\mu_\mathrm{d}h}\tan\delta\right)}{h}\cdot\frac{1}{N_{mni}N_{mnj}} \tag{6}$$

$$L_{mn}=\frac{\mu_\mathrm{d}h}{ab(k_{xm}^2+k_{yn}^2)}\cdot N_{mni}N_{mnj} \tag{7}$$

$$R_{mn}=\frac{h}{ab\omega\varepsilon_\mathrm{d}\left(\frac{2R_\mathrm{s}}{\omega\mu_\mathrm{d}h}+\tan\delta+\tan\delta\frac{2X_\mathrm{s}}{\omega\mu_\mathrm{d}h}\right)}\cdot N_{mni}N_{mnj} \tag{8}$$

$$N_{mni}=\chi_{mn}\cos(k_{xm}x_i)\cos(k_{yn}y_i)\cdot\mathrm{sinc}\left(k_{xm}\frac{\Delta x_i}{2}\right)\mathrm{sinc}\left(k_{yn}\frac{\Delta y_i}{2}\right)$$

$$N_{mnj}=\chi_{mn}\cos(k_{xm}x_j)\cos(k_{yn}y_j)\cdot\mathrm{sinc}\left(k_{xm}\frac{\Delta x_j}{2}\right)\mathrm{sinc}\left(k_{yn}\frac{\Delta y_j}{2}\right)$$

则 (x_i,y_i) 处单端口的自输入阻抗为

$$Z_{in}=\sum_{m=0}^{\infty}\sum_{n=0}^{\infty}\frac{1}{\frac{1}{\mathrm{j}\omega L_{mn}}+\mathrm{j}\omega C_{mn}+\frac{1}{R_{mn}}} \tag{9}$$

其中

$$C_{mn}=\frac{ab\varepsilon_\mathrm{d}\left(1+\frac{2X_\mathrm{s}}{\omega\mu_\mathrm{d}h}-\frac{2R_\mathrm{s}}{\omega\mu_\mathrm{d}h}\tan\delta\right)}{h}\cdot\frac{1}{N_{mni}^2} \tag{10}$$

$$L_{mn}=\frac{\mu_\mathrm{d}h}{ab(k_{xm}^2+k_{yn}^2)}\cdot N_{mni}^2 \tag{11}$$

$$R_{mn}=\frac{h}{ab\omega\varepsilon_\mathrm{d}\left(\frac{2R_\mathrm{s}}{\omega\mu_\mathrm{d}h}+\tan\delta+\tan\delta\frac{2X_\mathrm{s}}{\omega\mu_\mathrm{d}h}\right)}\cdot N_{mni}^2 \tag{12}$$

令式(4)分母中虚部 $\frac{1}{\mathrm{j}\omega L_{mn}}+\mathrm{j}\omega C_{mn}=0$ 可得

$$f_{mn}=\left[\sqrt{k_{xm}^2+k_{yn}^2+\left(\frac{X_\mathrm{s}}{ab\sqrt{\mu_\mathrm{d}\varepsilon_\mathrm{d}}h}-\frac{R_\mathrm{s}}{ab\sqrt{\mu_\mathrm{d}\varepsilon_\mathrm{d}}h}\tan\delta\right)^2}-

$$\left(\frac{X_s}{ab\sqrt{\mu_d\varepsilon_d}h}-\frac{R_s}{ab\sqrt{\mu_d\varepsilon_d}h}\tan\delta\right)\Bigg]\Bigg/\left[2\pi\sqrt{\mu_d\varepsilon_d}\right] \tag{13}$$

$$Q_{mn}=\omega_{mn}R_{mn}C_{mn}=\frac{1+\frac{2X_s}{\omega_{mn}\mu_d h}-\frac{2R_s}{\omega_{mn}\mu_d h}\tan\delta}{\frac{2R_s}{\omega_{mn}\mu_d h}+\tan\delta+\frac{2X_s}{\omega_{mn}\mu_d h}\tan\delta} \tag{14}$$

为分析方便,本文做出如下简化:在良导体和绝缘介质体条件下,$\frac{2R_s}{\omega_{mn}\mu_d h}\tan\delta\ll\frac{2X_s}{\omega_{mn}\mu_d h}\ll 1$,所以

$$Q_{mn}\approx 1\Bigg/\left(\frac{2R_s}{\omega_{mn}\mu_d h}+\tan\delta\right) \tag{15}$$

上述结论可以用图2所示的等效电路来概括,这个电路由式(5)中 Z_{mn} 串联而成,并且由式(5)可知 Z_{mn} 的阻抗值是由 C_{mn},L_{mn},R_{mn} 并联得到的,f_{mn} 是每个子电路 Z_{mn} 谐振时的谐振频率,而子电路谐振时的谐振电阻就是 R_{mn}.

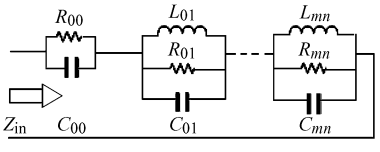


图2 基于平行平面腔体谐振模型的等效电路

根据文献[6],在谐振频点附近

$$Z_{mn}(\omega_0)=\frac{R_{mn}}{1+2\mathrm{j}Q_{mn}\frac{(\omega_0-\omega_{mn})}{\omega_{mn}}} \tag{16}$$

虽然在子电路 Z_{mn} 发生谐振时图3等效电路的总阻抗 Z_{in} 不能由 R_{mn} 直接得到,但是谐振子电路 Z_{mn} 对等效电路总阻抗的贡献将占主要地位,即 R_{mn} 是 $Z_{mn}(\omega_{mn})$ 主要决定因素.将式(3)代入式(8),式(12),式(15)得传输电阻

$$R_{mn}=\frac{h}{ab\omega\varepsilon_d\left(\frac{\sqrt{2\omega\mu_c/\sigma_c}}{\omega\mu_d h}+\tan\delta+\tan\delta\frac{\sqrt{2\omega\mu_c/\sigma_c}}{\omega\mu_d h}\right)}\cdot N_{mni}N_{mnj} \tag{17}$$

单点输入情况下

$$R_{mn}=\frac{h}{ab\omega\varepsilon_d\left(\frac{\sqrt{2\omega\mu_c/\sigma_c}}{\omega\mu_d h}+\tan\delta+\tan\delta\frac{\sqrt{2\omega\mu_c/\sigma_c}}{\omega\mu_d h}\right)}\cdot N_{mni}^2 \tag{18}$$

$$Q_{mn}\approx 1\Big/\left(\sqrt{2\mu_c/(\sigma_c\omega_{mn})}/\mu_d h+\tan\delta\right) \tag{19}$$

2 PCB材料对谐振电阻的影响

如前所述,抑制PCB电源系统噪声的根本方法是减小电源/地系统谐振阻抗,又由上节分析知谐振子电路单元 Z_{mn} 的电阻值 R_{mn} 决定着电源/地系统谐振阻抗.根据式(18),R_{mn} 是电源/地平面导体材料电导率 σ_c、磁导率 μ_c,平面间介质介电常数 ε_d、磁导率 μ_d、损耗正切 $\tan\delta$ 的函数.因此,可以通过调整电源/地平行平面结构几何参数、导体与介质的电磁参数来达到降低 R_{mn} 的目的.接下来将逐一分析和仿真电源/地平面导体材料参数和绝缘体材料参数对一块 20 cm×15 cm 电源/地平面结构谐振阻抗的影响,并假设平面厚度 $d=0.04$ mm 远大于趋肤深度 δ,阻抗探测端口位于(5 cm,5 cm)处,阻抗探测端口尺寸忽略不计.

2.1 平面金属材料电磁参数对谐振阻抗的影响

由式(18)、式(19)可知,对于构成平面的导体,较大的 μ_c/σ_c 比值将有利于减小谐振电阻和降低谐振品质因数.普通导体材料的相对磁导率 μ_c 一般等于1或接近1,而铁磁材料如不锈钢、钴、镍却具有较高的磁导率.如果将铁磁材料应用于PCB的电源/地层将获得较低的谐振阻抗.承上知,可以获得较低谐振阻抗的另一种途径是采用具有较低电导率 σ_c 的材料,如石墨材料的电导率为 7×10^4 较之普通金属材料小了近3个量级.本节中将铜、钴、石墨作为普通导体、铁磁材料、低电导率材料的典型代表,参数见表1.图3给出了3种材料对应的阻抗探测端口处谐振阻抗随频率变化曲线.整个电源/地平面结构的低四次谐振频点和及各频点和品质因数见表2.

表1 被分析的3种导体材料参数

导体材料	相对介电常数 ε_d	相对磁导率 μ_d	电导率 $\sigma_c/(\mathrm{S}\cdot\mathrm{m}^{-1})$
铜	1	0.999	5.8×10^7
钴	1	250	1×10^7
石墨	1	1	7×10^4

从分析仿真图3和表2中可看出,铁磁材料钴的谐振阻抗和谐振品质因数要小于普通导体材料铜,而拥有最小电导率的石墨结构谐振阻抗特性呈现出较稳定的状态.图3中石墨谐振频率峰值位于铜和钴的左侧可用式(13)中电导率的降低将引起同模式谐振频率的降低来解释.

表2 谐振频率和品质因数 Q

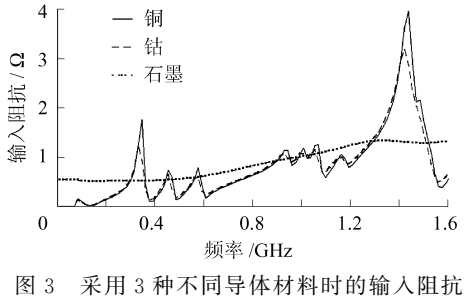


图3 采用3种不同导体材料时的输入阻抗

模式	铜		钻		石墨	
	频率/MHz	Q	频率/MHz	Q	频率/MHz	Q
TM_{10}	354.6	26.6	350.2	16.1	260.2	0.78
TM_{01}	473.6	28.4	468.6	17.7	394.5	1.03
TM_{11}	593.2	29.8	587.5	19.0	518.8	1.28
TM_{20}	713.2	30.9	707.0	20.1	639.3	1.52

2.2　平面间介质材料电参数对谐振阻抗的影响

由式(18)可知,具有较高的介电常数 ε_d、较低的磁导率 μ_d、较大损耗正切 $\tan\delta$ 的材料是可以获得较低谐振阻抗的理想材料. 表 3 描述了被仿真的 4 种介质材料的电磁参数.

表 3　被分析的 4 种材料参数

绝缘材料	相对介电常数 ε_r	相对磁导率 μ_r	损耗正切 $\tan\delta$
FR4	4.4	1	0.019
GIL_GML1032	3.2	1	0.003
Rogers TMM6	6	1	0.0023
Roger RO3010	10.2	1	0.0035

在绝缘体相对磁导率等于或接近 1 的情况下,介电常数和损耗正切有较大的提升空间. 几种材料在阻抗探测端口处阻抗随频率变化的仿真结果见图 4、图 5,电源/地平面腔体低四次谐振频点及各频点品质因数见表 4. 在图 4、图 5 和表 4 中,损耗正切数量级最高的 FR4 在整个仿真频段内具有最低的谐振阻抗和品质因数,而损耗正切相近的其他 3 种材料中介电常数最大的 RO3010 谐振阻抗和品质因数最小. 同时,同模式谐振频率随介电常数的 ε_d 增大而降低,这种现象可以通过式(13)中 $\varepsilon_d^{1/2}$ 位于 f_{mn} 的分母位置得到解释.

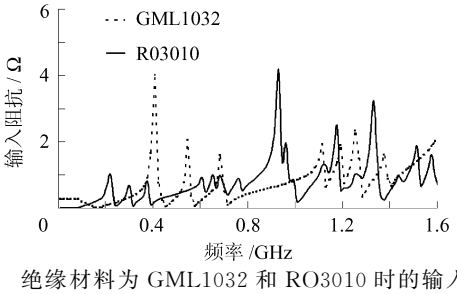


图 4　绝缘材料为 GML1032 和 RO3010 时的输入阻抗

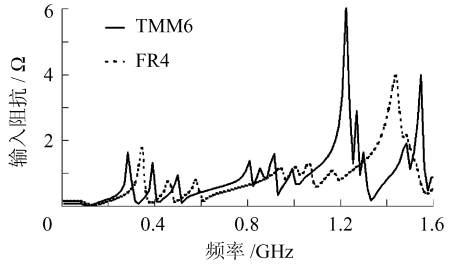


图 5　绝缘材料为 TMM6 和 FR4 时的输入阻抗

表 4　谐振频率和品质因数 Q

模式	FR4		GIL_GML 1032		Rogers TMM6		Rogers RO3010	
	频率/MHz	Q	频率/MHz	Q	频率/MHz	Q	频率/MHz	Q
TM_{10}	354.6	26.6	416.1	52.4	303.5	47.4	232.4	40.0
TM_{01}	473.9	28.4	555.8	59.0	405.4	53.8	310.6	45.2
TM_{11}	593.2	29.8	696.0	64.7	507.8	59.3	389.0	49.7
TM_{20}	713.2	30.8	836.8	69.6	610.5	64.1	467.8	53.5

3　结　论

高速印制电路板的电源/地平行平面系统通常采用铜、银等良导体制造. 由于铜、银等良导体不足以抑制高谐振阻抗的产生,因此将会引起较大的同时转换噪声(SSN),从而导致 IC 芯片工作电压不稳. 只有降低电源/地平面之间的谐振阻抗才能从根本上缓和上述问题. 本文得出平面间绝缘介质材料的电磁参数、平面导体材料的电磁参数与谐振阻抗、谐振品质因数的关系式. 据此得到,平面间介质介电常数 ε_d 越大、磁导率 μ_d 越小、损耗正切 $\tan\delta$ 越大、平面导体材料磁导率 μ_c 越大、电导率 σ_c 越小越有利于降低谐振阻抗和谐振品质因数. 本文仿真结果表明上述结论的有效性. 上述结论十分适合而且易于被应用在高速高性能印制电路板设计中.

参考文献(References)

[1] Xu M, Hubing T H. Estimating the power bus impedance of printed circuit boards with embedded capacitance [J]. IEEE Trans Adv Packag, 2002, 25(3): 274－283

[2] Novak I. Reducing simultaneous switching noise and EMI on ground /power planes by dissipative edge termination [J]. IEEE Trans Adv Packag, 1999, 22(3): 274－283

[3] Novak I, Noujeim L M, Cyr V St, et al. Distributed matched bypassing for board-level power distribution networks[J]. IEEE Trans Adv Packag, 2002, 25(2): 230－243

[4] Pozar D M. Microwave engineering [M]. New York: Wiley, 1997

[5] Okoshi T. Planar circuits for microwaves and light waves [M]. Minich, Germany: Springer-Verlag, 1985: 10－42

[6] Wu L K, Tseng C H. A theoritical investigation of the resonance damping performance of magnetic material coating in power/ground plane structures [J]. IEEE Trans, Electromagnetic Compatibility, 2005, 47(2): 731－737

(责任编辑:娄　嘉)