引脚式表面贴装元件的数值热分析

高红霞 余建祖 谢永奇

(北京航空航天大学 航空科学与工程学院, 北京 100083)

摘 要: 建立了四边引线塑料扁平封装(PQFP, Plastic Quad Flat Package)数值热模拟的详细模型和简化模型,实验验证了这两种模型的模拟精度. 对 PQFP 在机载恶劣环境下的稳态热性能进行了研究,分析了影响元件内、外热阻的各种因素. 结果表明,内部采用多层结构设计是改善 PQFP 元件热性能的最佳方案,而在采用强迫空气冷却时,空气速度不应大于 5 m/s. 对承受脉冲形式热载荷和环境温度随时间变化两种情况下的 PQFP 元件进行了瞬态热特性研究,获得了芯片结点温度随时间变化的曲线,可用于研究元件因过热引起的热应变、热损坏和电信号失真,为改进和优化元件热设计提供科学依据.

关 键 词: 电子封装-表面贴装技术; 热性能; 数值模拟

中图分类号: TN 60; TK 11

文献标识码: A **文 章 编 号**: 1001-5965(2006)07-0778-05

Numerical thermal analysis for leaded surface mounted plastic package

Gao Hongxia Yu Jianzu Xie Yongqi

(School of Aeronautic Science and Technology, Beijing University of Aeronautics and Astronautics, Beijing 100083, China)

Abstract: The numerical detailed model and compact model were created for plastic quad flat package (PQFP), and the accuracy of two models was verified by the measurement values. The steady thermal performance of PQFP was studied under harsh environment, and factors effecting on the inner and outer thermal resistances were analyzed. Results show that using the multi-layer structure is a perfect way to improve the thermal performance, and forced air velocity around the PQFP should be lower than 5m/s. The transient thermal performance of PQFP was discussed for two cases: pulse heat loads and the ambient air temperature varying with time. Thermal responses of the die were got, which could be used to study the thermal stress, disability, and signal fuzzy, and be a basis for improving package's thermal design.

Key words: electronic packaging-surface mount technology; thermal properties; numerical analysis

伴随集成电路(IC, Integrated Circuit)的高度集成化和微型化,工作时形成的高热流密度成了阻碍其功能和运算速度发展的主要因素之一. 电子设备的热点往往是印制电路板(PCB, Printed Circuit Board)上某个或某几个大功率、高集成度元件,如果能在元件级采取针对性措施解决这些热点的散热问题,显然比到设备或系统级再采取措施降低热点温度(如增设高效冷却系统)的热控成本要低得多,因此对元件封装级的热特性分析和热控制研究就特别重要了. 相对于锡球连接封装(如陶瓷焊球格栅阵列封装(CBGA, Ceramic Ball Grid Array)),重量轻、体积小和成本低的表面贴装元件(如四边引线塑料扁平封装(PQFP, Plastic Quad Flat Package))有着绝对的市场优势,并在航空电子设备上得到越来越广泛的应用. 为了在恶劣的机载环境下保证元件工作的热可靠性,有必要系统深入地对其热特性和热设计进行研究.

虽然引脚式表面贴装元件有着不同的引脚数和外型,但在结构上是类似的,改善散热的方式也有共性,所以一些研究者以发热较为严重的 PQFP 为代表讨论了该类元件的热特性. 如 G. Han-

收稿日期: 2005-04-25

作者简介: 高红霞(1977-), 女, 河南卫辉人,博士生, gaohongxia@buaa.edu.cn.

reich[1] 等采用有限元方法对孤立 PQFP 的发热进行了模拟,在高度方向按层结构进行建模,忽略了由引脚至 PCB 导热散走的热量,并采用经验的对流换热边界条件,所以数值模拟结果与实际情况存在较大误差;V. H. Adams[2] 等讨论了不同简化程度的建模方法,在芯片垫与芯片面积比维持在 1.57 的情况下,分析了尺寸由小到大 3 种芯片的热特征,研究结果表明,采用大尺寸芯片会使元件表现出趋近于高度方向的一维传热特性;Mostafa Aghazadeh[3] 等则采用有限元法分析了 PQFP 内部单、多层结构的参数,如各结构层厚度、导热胶的导热系数、引线架材料及引脚数目等对 PQFP 热阻的影响,结果表明除了引线架材料外,其它因素对元件热阻的影响均很小,可忽略不计;Zhou Tiao[4-5] 等人则研究了电路板尺寸、元件位置及周围元件发热对 PQFP 元件热性能的影响. 然而,对于采取什么样的热控制和热设计措施以达到较佳的 PQFP 散热效果,这些研究没有深入讨论,并且也未能涉及元件的瞬态热分析. 所以,文中首先模拟恶劣环境下的 184 脚 PQFP 元件的稳态热性能,通过各种散热方式的性能评估,为选择较佳热控制方式提供依据;然后在稳态分析的基础上,模拟元件在脉冲发热形式下和在变化的环境温度中的瞬态热特征.

1　元件模型及实验验证

以一个 184 脚的 PQFP 为研究对象,如果对每一个引脚都如实建模,将需要庞大的计算内存和花费很长的计算时间,考虑到引脚数对元件热性能的影响较小[3],所以按如下方法建立了元件的详细模型:

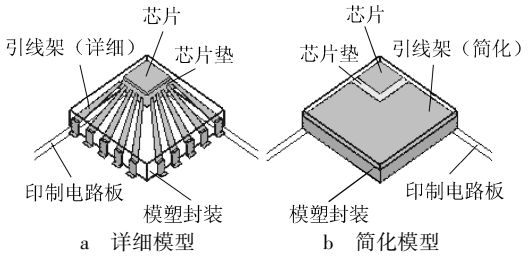
1) 根据对称性,取元件 1/4 结构建模;

2) 每 4.6 个引脚简化为 1 个,则元件每边有 10 个插脚,这样可进行合理的网格大小划分;

3) 芯片和引线架间的金线极细,忽略其传热,不予建模.

图 1a 为 184 脚 PQFP 的详细模型图,芯片放在芯片垫(散热片)上,引线架通过金线与芯片接触,通过外接引脚引出封装外,整个内部结构由模塑封装起来以隔离外界环境. 芯片、芯片垫、导热粘接剂、引线架和引脚的材料热物性参数内如表 1 所示,其中,ρ 为密度,kg/m^3;c 为比热容,J/(kg·K);λ 为热导率,W/(m·K).

然而,在电子设备的板级和系统级热模拟研究或元件级的瞬态分析过程中,图 1a 的详细模型仍会产生局部过密的计算网格,所以还需进一步简化元件模型. 图 1b 所示的简化模型将内部的引脚引线架简化为一个连续的金属矩形环层,外部引出的引脚也简化为热导率为空气和引脚各取权 50% 的同等体积材料.



a　详细模型　　b　简化模型

图 1　PQFP 的详细模型和简化模型

表 1　PQFP 材料物性参数

组成部分	ρ/(kg·m^{-3})	c/(J·kg·K^{-1})	λ/(W·m^{-1}·K^{-1})
芯片(硅)	2330	660	180
导热粘接剂	1800	1200	2.5
芯片垫	4215.2	214	170
模塑封装	1070	795	0.8
引线架	8933	381	387.6

为了在研究中尽量减小印制电路板的特征参数(如铜布线层的厚度、布线扇出面积等)对元件本身热性能的影响,采用 JEDEC 标准的高、低导热电路板[6-7] 进行热分析. 184 脚 PQFP 外形尺寸为 32 mm×32 mm×3.4 mm. 取标准印制板大小为 101.6 mm×114.3 mm. 研究表明[3],当电路板面积与元件覆盖面积之比大于 4 时,电路板面积的大小对元件的热性能几乎没有影响. 元件下表面与电路板间为 0.1 mm 厚的空气层,热导率为 0.026 W/(m·K).

计算域选取包括整个 1/4 的电路板及周围的自然对流空气,对称边界上为绝热条件,考虑元件、电路板表面与环境的辐射换热,其它边界为零相对压力的环境温度自然对流条件. 对于该固-流耦合的传热问题采用有限容积法求解,对电路板和元件表面的边界层区域进行了较密的网格划分,所以相对于施加经验的自然对流换热边界条件的有限元数值模拟方法,更加符合实际情况.

根据 JEDEC 的自然对流环境热实验标准[8],在机载恶劣环境温度 49.5 ℃ 的条件下,将贴装 PQFP 元件的标准低导热电路板水平安置于 0.03 m^3 的实验箱内测取元件总热阻 θ_{ja},K/W. 元件热阻数值模拟结果与实验结果的比较如表 2 所示,详细模型和简化模型模拟的 θ_{ja} 与实验测量结果相当吻合,说明在可接受的误差范围内 2 种模型均可用以预测元件的热特征.

表2 元件热阻模拟结果与实验结果比较

比较内容	θ_{ja}/(K·W^{-1})	相对误差/%
测量值	22.4	
详细模型模拟值	22.31	0.4
简化模型模拟值	21.94	2

2 PQFP稳态热特性分析

在元件级热分析中,通常将元件以封装外表面为界,划分为内、外2部分,与其对应的热阻分别称为内热阻θ_{jc}和外热阻θ_{ca},相应的表达式为

$$\theta_{jc} = (T_j - T_c)/Q \quad (1)$$

$$\theta_{ca} = (T_c - T_a)/Q \quad (2)$$

$$\theta_{ja} = \theta_{jc} + \theta_{ca} \quad (3)$$

其中T_j,T_c和T_a分别为结点、封装表面和环境温度.

由式(1)~式(3)可知,芯片温度的高低与热阻有着非常密切的关系,降低元件的θ_{jc}或θ_{ca}均会对热控制产生明显的影响.另一方面,θ_{jc},θ_{ca}间为串联关系,两者是独立的,互不影响.所以在以下的分析中,对θ_{jc}的讨论均基于自然对流环境下详细模型的模拟结果,对θ_{ca}的讨论均基于简化模型的模拟结果.

2.1 内部热性能影响因素分析

引脚式元件内部热性能的改善主要可通过结构设计、材料改进以及内置散热片3种方式进行,以下就这3种热控制设计展开讨论.

1)对于图1的单层芯片垫结构,元件的内部结构可改进为多层设计[3],即由下至上包括3层金属层:接地层(即芯片垫)、电源层和引脚引线架,3层之间通过绝缘导热胶粘贴在一起,根据各引线的不同功能引线架通过金属线分别与芯片或接地层或电源层连接,外部结构不变.图2为多层结构在建模过程中的分离示意图.

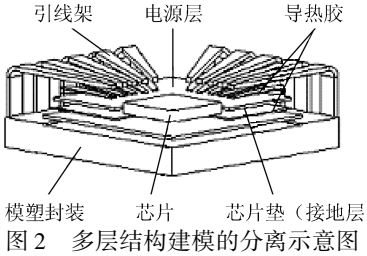


图2 多层结构建模的分离示意图

在自然对流环境(49.5 ℃)中,发热量为3.5 W的PQFP多层结构模拟得到的对称面等温云图与单层结构的比较如图3所示.图3b中,多层结构的接地层和电源层增大了芯片向封装的散热面积,所以温度较高的部分位于芯片和引线架所在的中间层,并在引脚延伸方向上的温差较小.由于这个区域包括了元件内所有不同材料结构单元间的接合面,温差小可以减小由于材料热应力不同引起的各种结构的变形损坏和性能上的恶化.相比之下,图3a中单层结构的散热片散热面积较小,这就导致了芯片区域的高温集中.图4可以看出,多层结构的θ_{jc}相对于单层结构大约降低了57%;同是自然对流的环境下,元件的θ_{ja}降低了大约39%;并且电路板的导热性能改变对θ_{jc}几乎没有影响.

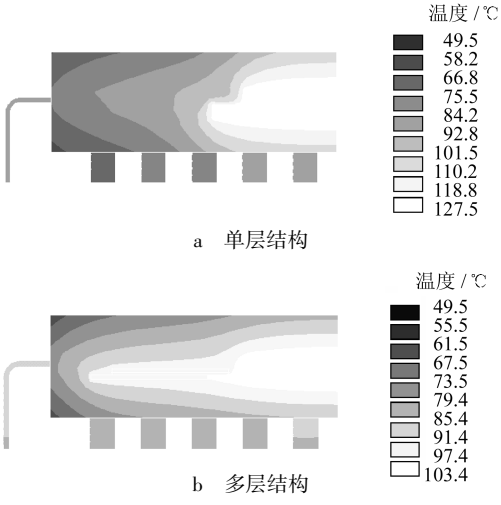


图3 PQFP单、多层结构在对称面上等温云图的比较

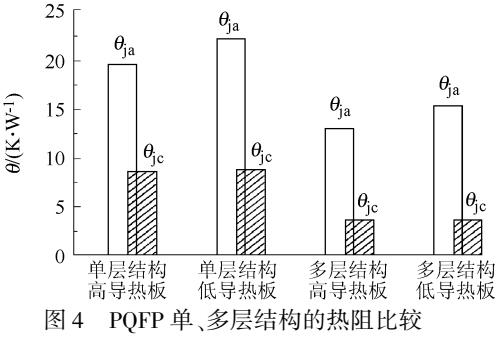


图4 PQFP单、多层结构的热阻比较

2)导热是元件内部的唯一热传递形式,不同组成材料会或多或少地影响元件的热性能.封装和引脚是芯片向外导热的2个途径,图5中的曲线表明了这2种引脚材料(Cu和Alloy42)的θ_{ja}随模塑封装热导率λ_m的变化情况.可见,随着λ_m的升高,单层结构元件的θ_{ja}开始明显下降,但当λ_m>0.5 W/(m·K)后,下降趋势变缓,θ_{ja}整体大约下降16~18 K/W;而多层结构元件θ_{ja}整体的变化过程较缓慢,Alloy42和Cu引脚的θ_{ja}分别降低了4 K/W和1.7 K/W,说明对于多层结构,改变模塑封装材料的导热性能对元件的热性能没有多大的改进.采用Cu引脚相对于42号铁合金引脚,热导率虽然增强了24倍,但单层结构θ_{ja}只降低了大约7 K/W,多层结构θ_{ja}降低更小,仅2~

4 K/W,这一方面说明由于由引脚传递的热量比例较小,所以较大的引脚导热性能增益获得的 θ_{ja} 改善效果较小;另一方面,多层结构的良好导热性能相对弱化了引脚热导率对 θ_{ja} 的影响,更多的热量由模塑封装散走.

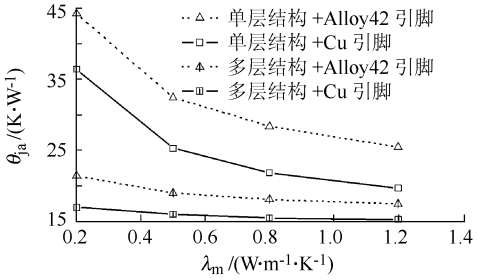


图 5　元件热阻与模塑、引脚材料导热性能的关系

3) 在元件封装中放置散热片也是一种有效改善 θ_{jc} 的散热方式. 散热片具有一定厚度,一面与芯片垫贴在一起,另一面暴露在空气中,局部增强了模塑封装的导热性能. 图 6 考察了相对于模塑封装的不同面积散热片对散热效果的影响. 可见,散热片面积与模塑封装表面面积之比小于 0.36时,单层结构 θ_{jc} 值下降的比较明显;当面积比大于 0.36 时曲线趋于稳定. 说明此时再增大散热片面积已无益于元件的散热性、重量和经济性,且此时单层结构的 PQFP 采用散热片会达到和多层结构及多层结构使用散热片近似的散热效果,这是因为此时的散热片在元件内部起到了和多层结构一样的作用,加强了芯片在封装内部的导热.

由内部影响因素的分析可知,使用高导热材料和使用散热片对单层结构能起到很好的散热效果,用于多层结构时效果明显减小,变化幅度仅 2 ~ 3 K/W,说明多层结构设计对于 PQFP 元件内部的热控制具有很好的效果. 影响到元件 θ_{jc} 的其它因素还有插脚数目、导热胶导热性能、内部电源层和接地层厚度等,但它们产生的影响很小[3],所以在进行热分析时可以忽略以上因素的影响.

2.2　外部热性能影响因素分析

影响元件外热阻 θ_{ca} 的主要因素是气流条件和周围热源,为降低 θ_{ca}、改善热性能,往往采用强化对流换热和增大散热面积的方法. 本文仅针对气流流速变化和外置散热器进行分析讨论.

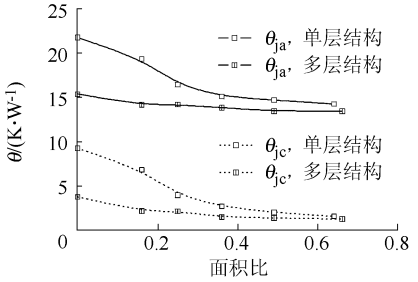


图 6　散热片露出面积对元件热阻的影响

图 7 显示了不同气流流速 v 下,安装于高导热和低导热电路板上单、多层结构 PQFP 的 θ_{ja} 变化曲线. 图中热阻与流速呈现出了近似于反比的关系,在 v 达到 5 m/s 时 θ_{ja} 趋于恒定,此时的 θ_{ja} 相对于自然对流状态的 θ_{ja} 低了 5 ~ 6 K/W.

在低导热板上的 PQFP 元件上表面用导热胶贴装一尺寸为 32 mm×32 mm×6 mm 的铝合金材质矩形针状散热翅片,翅片高度 5 mm. PQFP 热性能在不同 v 下的变化亦如图 7 所示,单层结构和多层结构在强迫对流环境中,贴装与不贴装散热翅片引起的 θ_{ja} 差分别约为 7.8 K/W 和 3.4 K/W. 相对于多层结构,单层结构贴装散热翅片起到了明显的强化散热作用.

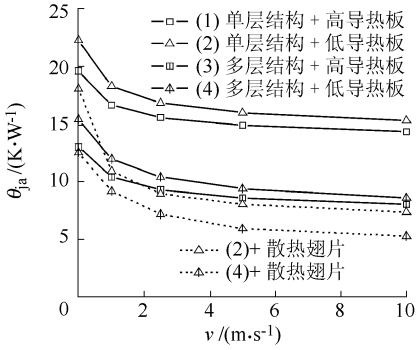


图 7　单、多层结构 PQFP 热阻随气流流速的变化曲线

3　瞬态热特性分析

航空电子元件常会承受脉冲热载荷或在变化的环境温度中工作,此时可能会达到很高的芯片结温,这样在某些关键部位会引起较高的热应力,比如在芯片与引线架间起连接信号作用的金属丝. 此外,在模拟电路中,随温度变化的电参数引起的噪声可引起严重的信号调制问题,尽管某些电模拟软件可以对这些因热引起的芯片电信号变化进行模拟,但其前提是先输入芯片温度随时间的变化关系曲线[1]. 因此,对元件热特性进行瞬态分析是很重要的. 本文采用 PQFP 的简化模型,合理控制网格划分数目,用数值模拟方法对该元件的瞬态热性能进行了模拟.

3.1　脉冲形式热载荷

自然对流环境中,当单层结构芯片上的脉冲热载荷(3.5 W)占空比为 50%,脉冲周期分别为 40 s,4 s 和 0.8 s 时,芯片结点温度随时间 t 的变化曲线见图 8,可见,随热载荷持续时间的减小,相

应芯片结点温度也在降低;3 种曲线在脉冲热载荷作用下的温升比率分别为 1.09 ℃/s,5 ℃/s 和 12.5 ℃/s;并可预见 3 曲线将随 t 的增加不断上升,最终趋近于稳态的结点温度,显然脉冲持续时间越短,达到稳态需要的时间将越长.

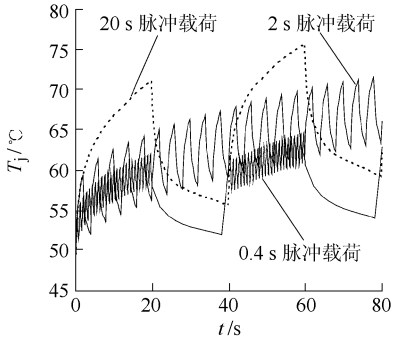


图 8 脉冲热载荷下的 PQFP 瞬态热性能

3.2 环境温度随时间变化

根据 X 型电子设备吊舱内随飞行状态和飞行时间变化的环境空气温度[9],在自然对流环境和强迫对流环境条件(气流流速 5 m/s)下,采用变时间步长控制的瞬态模拟,得到发热量为 2 W 的 PQFP 结点瞬态温度曲线,如图 9 所示. 图中,相对于强迫对流,自然对流状态下的元件表现出了明显的热惯性,随环境温度变化的幅度很小,这是由元件的热容、密度和内、外热阻等诸因素联合造成的,但强迫对流条件下,元件结温要比自然对流低约 20℃.

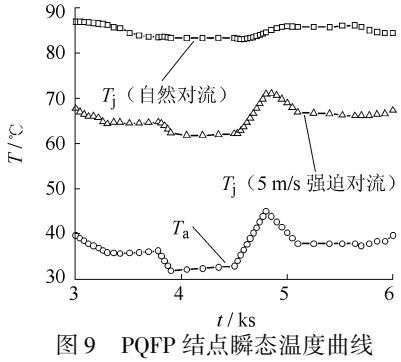


图 9 PQFP 结点瞬态温度曲线

4 结 论

1) PQFP元件的详细模型和简化模型均可用于热分析,详细模型有很高的计算精度,简化模型适用于板级、系统级及瞬态热模拟;

2) 多层结构设计是改善 PQFP 元件热性能的最佳方案,单层结构内置散热片或外贴散热翅片也能明显改善散热效果;

3) PQFP 元件承受脉冲热载荷时,脉冲周期越短,温升比率越大,结点温度越低;

4) 在变温环境中工作时,强迫对流环境下该 PQFP 元件结温要比自然对流环境下低约 20 ℃(气流流速 5 m/s,发热量 2 W),但自然对流环境下元件结温几乎不受环境空气温度变化的影响.

参考文献(References)

[1] Hanreich G, Nicolics J, Musiejovsky L. High resolution thermal simulation of electronic components[J]. Microelectronics and Reliability,2000, 40(12): 2069-2076

[2] Admas V H, Blackburn D L, Joshi Y. Package geometry considerations in thermal compact modeling strategies[C]//Bardon J P, Beyne E, Saulnier J B. Thermal Management of Electronic Systems III. Paris: Elsevier-Service Abonnements, 1997:122-130

[3] Aghazadeh M, Mallik D. Thermal characteristics of single and multi-layer high performance PQFP packages[C]//Proc IEEE Semicond Therm Temp Meas Symp. Piscataway:IEEE,1990:33-39

[4] Zhou Tiao, Hundt M. Board and system level effects on plastic package thermal performance[J]. Proc Electron Compon Technol Conf,1996:911-917

[5] Davies M R D, Cole R, Lohan J. Factors affecting the operational thermal resistance of electronic components[J]. Journal of Electronic Packaging, Transactions of the ASME,2000, 122(3): 185-191

[6] JESD 51-3: low effective thermal conductivity test board for leaded surface mount packages[EB/OL]. 1999-10. http://www.jedec.com

[7] JESD 51-7: high effective thermal conductivity test board for leaded surface mount packages[EB/OL]. 1999-10. http://www.jedec.com

[8] JESD 51-2: integrated circuits thermal test method environment conditions-natural convection(still air)[EB/OL]. 1999-10. http://www.jedec.com

[9] 余建祖. 电子设备热设计及分析技术[M]. 北京:高等教育出版社,2002:288-292
Yu Jianzu. Thermal design and analysis techniques of electronic equipment[M]. Beijing:Higher Education Press, 2002:288-292 (in Chinese)

(责任编辑:文丽芳)